#### IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No. 277/038

In re patent application of

Chan-bong JUN, et al.

Group Art Unit: (Unassigned)

Serial No. (Unassigned)

Examiner: (Unassigned)

Filed: Concurrently

For: FILM BULK ACOUSTIC RESONATOR HAVING AN AIR GAP AND A METHOD

FOR MANUFACTURING THE SAME

#### **CLAIM FOR CONVENTION PRIORITY**

Commissioner for Patents P.O. Box 1450 Alexandria, VA. 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Application No. 2003-25231, filed April 21, 2003.

Respectfully submitted,

April 20, 2004

Date

Eugene M. Lee

Reg. No. 32,039 Richard A. Sterba

Reg. No. 43,162

LEE & STERBA, P.C. 1101 Wilson Boulevard Suite 2000 Arlington, VA 20009

Telephone: (703) 525-0978



This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출 원

10-2003-0025231

Application Number

원 년 2003년 04월 21일

Date of Application

APR 21, 2003

출

인 : 삼성전자주식회사

Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 10 06 년 일

COMMISSIONER

1020030025231

출력 일자: 2003/10/14

【서지사항】

【서류명】 특허출원서

【권리구분】 특허

【수신처】특허청장【제출일자】2003.04.21

【발명의 명칭】 기판으로부터 부양된 에어갭을 갖는 박막 벌크 음향 공진기 및

그 제조방법

【발명의 영문명칭】 Film bulk acoustic resonator having air gap floating from

substrate and method for manufacturing the same

[출원인]

【명칭】 삼성전자 주식회사

【출원인코드】 1-1998-104271-3

【대리인】

【성명】 정홍식

【대리인코드】9-1998-000543-3【포괄위임등록번호】2003-002208-1

【발명자】

【성명의 국문표기】 전찬봉

【성명의 영문표기】JUN, CHAN BONG【주민등록번호】570508-1056610

【우편번호】 137-070

【주소】 서울특별시 서초구 서초동 1 4 3 6-1(8/1) 현대APT 21/502

【국적】 KR

【발명자】

【성명의 국문표기】 서오권

【성명의 영문표기】 SEO,0 GWEON

【주민등록번호】 661130-1259017

【우편번호】 449-926

【주소】 경기도 용인시 김량장동 37 7-5화홍Apt.404

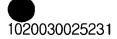
 【국적】
 KR

 【심사청구】
 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의

한 출원심사 를 청구합니다. 대리인

정홍식 (인)



_			_	_
ľ	<u>~</u>	스	2	1
L	-1-	7	т	4

【기본출원료】	19	면	29,000 원
【가산출원료】	0	면	0 원
【우선권주장료】	0	건	0 원
【심사청구료】	11	항	461,000 원
[합계]	490,0	00 원	

【첨부서류】 1. 요약서·명세서(도면)\_1통



#### 【요약서】

#### 【요약】

공진 특성을 향상시키면서 기판의 집적도를 높일 수 있는 박막 벌크 음향 공진기(Film Bulk Acoustic Resonator: 이하, 'FBAR'라 한다.)가 개시된다. FBAR는 반도체 기판 상부에 적충되며, 에어갭이 형성된 제1 저항층과, 에어갭 및 제1 저항층 상면을 따라 적충된 제2 저항층과, 에어갭 상부로 제2 저항층 상면에 적충된 멤브레인층과, 멤브레인층 상부에 하부전극, 압전층, 그리고 상부전극이 순차적으로 적충되어 형성된 공진기를 포함한다. 이와 같은 FBAR는 반도체 기판을 에칭하지 않고 에어갭을 형성하므로 공진 수행시 기판 손실을 감소시킬 수 있으며, 능동소자를 에어갭 아래로 형성할 수 있어 집적도를 높일 수 있다.

#### 【대표도】

도 3k

#### 【색인어】

박막 벌크 음향 공진기, FBAR, 에어갭, 압전층, 저항층, 희생층

#### 【명세서】

#### 【발명의 명칭】

기판으로부터 부양된 에어갭을 갖는 박막 벌크 음향 공진기 및 그 제조방법(Film bulk acoustic resonator having air gap floating from substrate and method for manufacturing the same)

#### 【도면의 간단한 설명】

도 1은 종래 멤브레인형 FBAR의 단면도,

도 2는 종래 에어갭형 FBAR의 단면도.

도 3a 내지 도 3k는 본 발명의 일실시예에 따른 FBAR의 제조 공정을 순차적으로 나타낸 단면도들, 그리고

도 4는 도 3d의 제2 저항층을 대신할 수 있도록 제1 저항층의 또 다른 에칭형태를 나타 낸 단면도이다.

\*도면의 주요 부분에 대한 부호의 설명\*

11, 41, 111: 반도체 기판 16, 41-1, 130: 에어 갭

17, 46, 120: 공진기 112, 114: 저항층

113: 희생물질(폴리실리콘)



【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

본 발명은 음향 공진기에 관한 것으로서, 특히, 압전체를 이용한 박막 벌크 음향 공진기(Film Bulk Acoustic Resonator: 이하, 'FBAR'라 한다.) 및 그 제조방법에 관한 것이다.

무선이동통신기술은 한정된 주파수 대역에서 효율적으로 정보를 전달할 수 있는 다양한
RF(Radio Frequency)부품들이 요구된다. 특히, RF 부품들 중 필터는 이동통신기술에 사용되는
핵심 부품 중 하나로서, 무수히 많은 공중파 중에 이용자가 필요로 하는 신호를 선택하거나 전
송하고자 하는 신호를 필터링 하여 줌으로서 고품질의 통신을 가능하게 한다.

(Surface Acoustic wave: 이하, SAW라 한다) 필터이다. 유전체 필터는 높은 유전율, 저삽입 손실, 높은 온도에서의 안정성, 내진동, 내충격에 강한 장점을 가지고 있다. 그러나 유전체 필터는 최근의 기술 발전 동향인 소형화 및 MMIC(MMIC: Monolithic Microwave IC)화에는 한계성을 가지고 있다. 또한, SAW 필터는 유전체 필터에 비해 소형이면서 신호처리가 용이하고 회로가 단순하며, 반도체 공정을 이용함으로써 대량생산이 가능한 이점을 가지고 있다. 또한, SAW 필터는 유전체 필터에 비해 소형이면서 신호처리가 용이하고 회로가 단순하며, 반도체 공정을 이용함으로써 대량생산이 가능한 이점을 가지고 있다. 또한, SAW 필터는 유전체 필터에 비해 통과 대역 내의 사이드 리젝션(Side Rejection)이 높아 고품위의 정보를 주고받을 수 있는 장점이 있다. 그러나 SAW 필터 공정에는 자외선(UV)을 사용하여 노광을하는 공정이 포함되므로 IDT(InterDigital Transducer) 선폭이 0.5½m 정도가 한계라는 단점이 있다. 따라서 SAW필터를 이용하여 초고주파(5GHz 이상) 대역을 커비하기는 불가능하다는 문제점



이 있으며, 근본적으로 반도체기판에서 이루어지는 MMIC구조와 단일칩을 구성하는 데는 어려움이 따른다.

- 의와 같은 한계 및 문제점들을 극복하기 위하여 기존 반도체(Si, GaAs)기판에 다른 능동소자들과 함께 집적되어 주파수 제어회로를 완전히 MMIC화할 수 있는 FBAR(Film Bulk Acoustic Resonator) 필터가 제안되었다.
- FBAR는 박막(Thin Film)소자로 저가격, 소형이면서 고품질(High Q)계수의 특성이 가능하므로 각종 주파수 대역(9백元~10元)의 무선통신기기, 군용 레이더 등에 사용 가능하다. 또한, 유전체 필터 및 집중 정수(LC) 필터보다 수백 분의 1 크기로 소형화가 가능하고, SAW 필터보다 삽입손실이 매우 작다는 특성을 가지고 있다. 따라서 FBAR는 안정성이 높고 고품질계수를 요구하는 MMIC에 가장 적합한 소자라 할 수 있다.
- FBAR(Film Bulk Acoustic Resonator) 필터는 반도체 기판인 실리콘(Si)이나 갈륨비소 (GaAs)에 압전유전체 물질인 산화아연(ZnO), 질화알루미늄(AIN) 등을 RF 스퍼터링 방법으로 증착하고, 압전 특성으로 인한 공진을 유발한다. 즉, FBAR는 양 전극 사이에 압전박막을 증착하고, 체적파(Bulk Acoustic Wave)를 유발시켜 공진을 발생시키는 것이다.
- 도 1은 종래 멤브레인형(Bulk micro machining 형) FBAR의 구조를 나타낸 도면으로, 멤브레인형 FBAR는 기판(11) 위에 실리콘저항층(SiO<sub>2</sub>: 12)을 증착하고, 기판(11) 반대면을 이방성 에칭(Isotropic Etching)하여 형성된 캐버티(Cavity: 16)를 통해 멤브레인층(12)을 형성한다. 그리고 실리콘저항층(12) 상부로 하부전극(13)을 형성하고, 이 하부전극층(13) 상부로 압전물질(14)을 RF 마그네트론 스퍼터링(Magnetron Sputtering)방법으로 증착하여 압전층(14)을 형성하며, 압전층(14) 상부로 상부전극(15)을 형성하고 있다.

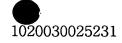


의 우리 같은 멤브레인형 FBAR는 캐버티(16)에 의해 기판(11) 유전손실이 적으면서, 전력손실이 작은 장점을 가지고 있다. 하지만, 멤브레인형 FBAR는 실리콘 기판의 방향성에 의하여 소자가 차지하는 면적이 크며, 후속 패키징 공정시 구조적 안정성이 낮아 파손에 의한 수율 저하가 문제점이 되고 있었다. 따라서, 최근 멤브레인에 의한 손실을 줄이고 소자 제조공정을 단순화하기 위해 에어갭(Air Gap)형과 브래그 리플렉터(Bragg Reflector)형 FBAR가 등장했다.

도 2는 종래 에어캡형 FBAR의 구조를 나타낸 단면도이다. FBAR는 반도체 기판(41) 상부에 메브레인층(42)을 형성하고, 하부전극(43)과, 압전층(44) 및 상부전극(45)을 위한 각 물질을 순차적으로 적층한다. 이때, 메브레인층(42)은 에칭액을 투입하기 위한 소정 개수의 관통홀(42-1)을 형성하며, 관통홀(42-1)을 통해 에칭액을 투입하는 것으로 기판(41) 일부 영역을 함몰시켜, 기판과 메브레인 사이에 에어갭(41-1)을 형성한다.

지점이 있었다. 즉, 기판 에칭 공정에는 보통 습식 에칭 방법이 이용되고 있는데, 에칭 과정을 마친 후, 에칭액의 제거가 어려우며, 미세한 잔존 에칭액에 의해 미세한 에칭이 진행되어 공진기의 공진주파수를 변화시키는 문제점을 가지고 있었다. 또한, 에칭액에 의해 기판뿐만 아니라 전국 일부 또는 압전물질의 에칭이 발생하여 마찬가지로 공진기의 공진주파수를 변화시킬 우려가 있었다. 이와 같은 문제점들은 원하는 주파수를 설정하기 위하여 추가의 튜닝 공정을 요구하며, 그러한 공정을 생략하는 경우, 제품의 신뢰성을 크게 떨어뜨리게 된다.

또한, 기판 에칭을 통해 에어갭을 형성하는 종래 FBAR는 기판이 가지는 유전 손실을 줄이기 위해서 고저항 기판을 사용하거나 멤브레인층을 매우 두껍게 증착해야 하는 문제점이 있었다.

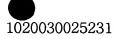


#### 【발명이 이루고자 하는 기술적 과제】

본 발명의 목적은 상기와 같은 문제점을 해결하기 위하여 고저항 기판을 사용하지 않고 도 기판의 유전 손실을 줄이면서, 기판의 에칭 없이 에어갭을 형성할 수 있도록 함으로서 공진 특성을 향상시킬 수 있는 박막 벌크 음향 공진기 및 그 제조방법을 제공하는 데 있다.

#### 【발명의 구성 및 작용】

- 상기의 목적을 달성하기 위한 본 발명의 FBAR는 반도체 기판과, 상기 반도체 기판 상부에 증착되며, 일부 영역이 함몰되어 에어갭을 형성하는 저항층과, 상기 에어갭이 형성된 저항층 상부로 적충된 멤브레인층과, 상기 멤브레인층 상부에 형성된 제1 전극과, 상기 제1 전극이형성된 상기 멤브레인층 상부에 형성된 상기 업권층 상부로 형성된 제2 전극을 포함한다.
- <22> 여기서 상기 반도체 기판은 저항층을 증착하기 위하여 소정 두께로 에칭하여 이용할 수 있다. 또한, 상기 FBAR는 상기 에어갭 및 상기 저항층 상면을 따라 소정 두께로 적층된 제2 저항층을 더 포함한다.
- 상기의 목적을 달성하기 위한 본 발명에 따른 FBAR의 제조방법은, 반도체 기판 상부에 저항충을 증착하는 단계와, 상기 저항충 상면에 에어갭 형성 위치를 패터닝하는 단계와, 상기에어갭 패터닝 위치에 대해 상기 저항충 상면으로부터 상기 기판 상면까지 에칭하는 단계와, 상기에칭을 통해 형성된 에어갭 형성부에 희생물질을 매립하는 단계와, 상기 평탄화된 표면에 멤브레인충을 적충하는 단계와, 상기 멤브레인층 상부에 제1 전극을 형성하는 단계와, 상기 제1 전극이 형성된 상기 멤브레인층 상부에 압전층을 형성하는 단계와, 상기 압전층 상부로 제2



전극을 형성하는 단계, 및 상기 제2 전극 형성 후, 상기 에어갭 형성부에 매립된 상기 희생물 질을 제거하는 단계를 포함한다.

- <24> 상기 FBAR 제조방법은, 상기 에어갭 패터닝 위치를 에칭한 후, 상기 패터닝 물질을 제거하는 단계를 더 포함한다.
- <25> 상기 FBAR 제조방법은, 상기 에어갭 형성부를 에칭한 후, 상기 에어갭 및 상기 저항층 상면을 따라 제2 저항층을 증착하는 단계를 더 포함할 수 있다.
- <26> 상기 FBAR 제조방법은, 상기 희생물질을 상기 에어갭 형성부에 매립 후, 상기 저항층 표면을 평탄화하는 단계를 더 포함한다.
- <27> 상기 FBAR 제조방법에서 상기 희생물질은 폴리실리콘을 이용할 수 있다.
- 또한, 상기 FBAR 제조방법에서, 상기 희생물질을 제거하는 단계는 상기 희생물질을 건식에 하한다. 그리고 상기 건식 에칭은, 상기 희생물질에 대해 불화화합물 기체를 비프라즈마 상태로 이용한다.
- 이상과 같은 본 발명의 FBAR 및 그 제조방법에 의하면, 기판의 에칭 없이 에어갭을 형성할 수 있어 공진 특성을 향상시킬 수 있고, 고저항 기판을 사용하지 않고도 기판 손실을 줄일수 있으며, 능동소자를 에어갭 하부에 집적할 수 있어 집적도를 향상시킬 수 있다.
- <30> 이하 첨부한 도면을 참조하여 본 발명을 상세하게 설명한다.
- 도 3k는 본 발명에 따른 FBAR의 구조를 나타낸 단면도이다. FBAR는 반도체 기판(111) 상에 에어갭(130)이 형성된 제1 저항층(112)과, 에어갭(130) 및 제1 저항층(112) 상면을 따라 적 층된 제2 저항층(114)과, 에어갭(130) 상부로 제2 저항층(114) 상면에 적층된 멤브레인층(116)



과, 멤브레인층(116) 상부에 하부전극(117), 압전층(118), 상부전극(119)이 순차적으로 적층되어 형성된 공진기(120)를 포함한다.

의와 같은 FBAR는 반도체 기판(111)의 에칭 없이 에어갭(130)을 형성하므로 공진 수행시기판 손실을 감소시킬 수 있으며, 능동소자를 에어갭 아래로 형성할 수 있어 집적도를 높일수 있다.

<33> 도 3a 내지 도 3k는 본 발명의 실시예에 따른 FBAR의 제조 공정을 순차적으로 나타낸 단 면도이다. FBAR의 제조는 먼저, 도 3a와 같은 반도체 기판(111)에 대해 상층부를 소정 두께로 에칭한 후, 도 3b와 같이 저항충(112)을 증착한다. 다음으로 저항층 상부에 포토레지스트(113) 를 도포하고, 도 3c와 같이 포토레지스터(113) 상면에 노광 및 현상을 통해 에어갭 형성 위치 를 패터닝한다. 다음으로 제1 저항충(112)의 에어갭 형성위치에 대해 제1 저항충(112) 상면으 로부터 반도체 기판(111)에 도달하도록 에칭하고, 포토레지스터(113)를 제거하다(미도시), 다 음으로 도 3d와 같이 제1 저항층(112) 및 에어갭 형성부 상면을 따라 제2 저항층(114)을 형성 한다. 다음으로 도 3e와 같이 에어갭 형성부에 희생물질(115)을 매립한다. 이때, 희생물질 (115)은 폴리실리콘을 이용한다. 다음으로 도 3f와 같이 희생물질(115)과 제2 저항층(114) 상 면이 균일하도록 평탄화 작업을 수행한다. 이러한 평탄화 작업은 CMP(Chemical Mechanical Polishing) 공정을 이용한다. 다음으로, 도 3g와 같이 평탄화 작업된 제2 저항층(114) 및 희생 물질(115) 상부에 멤브레인층(116)을 적층한다. 다음으로 도 3h와 같이 멤브레인층(116) 상부 에 에어갭 형성부 위치를 포함하도록 금속막을 적충하여 하부전극(117)을 형성한다. 다음으로 도 3i와 같이 하부전극(117)의 에어갭 형성 위치를 포함하도록 압전물질을 적층하여 압전층 (118)을 형성한다. 다음으로 도 3j와 같이 압전층(118)의 에어갭 형성 위치를 포함하도록 금속 막을 적층하여 상부전극(119)을 형성한다. 다음으로 도 3k에 보인 바와 같이 에어갭 형성부에





매립된 희생물질(115)을 제거하여 에어갭(130)을 형성한다. 이때, 에어갭 형성부에 매립된 희생물질(115)은 불화화합물 기체를 비프라즈마 상태로 이용한 건식 에칭을 통해 제거한다.

의와 같은 FBAR 제조 공정에 있어서, 희생물질(115)을 제거할 때, 습식 에칭이 아닌 건식 에칭을 통해 전극 및 압전물질에 영향을 미치지 않으므로 초기 설정한 공진 특성을 유지하고, 에어갭 형성에 따른 파손의 우려를 제거할 수 있다.

한편, 이상과 같은 FBAR에 있어서, 반도체 기판을 에칭하여 제1 저항층을 증착하도록 하고 있지만, 이때, 반도체 기판의 에칭은 반드시 수행되어야 하는 필수 요구사항은 아니다. 또한, 에어갭이 형성된 제1 저항층 상면을 따라 소정두께로 제2 저항층을 적충하도록 하였지만, 반드시 제2 저항층이 요구되는 것은 아니며, 에어갭 형성을 위한 제1 저항층을 에칭할 때, 반도체 기판 상면에 이르도록 에칭하지 않고, 제1 저항층 상면으로부터 반도체 기판의 상면보다소정 높은 위치까지만 식각하는 것으로 제2 저항층을 대신할 수 있다. 도 4는 도 3에 보인 제2 저항층을 대신할 수 있도록 제1 저항층이 식각된 모습을 나타낸다. 또한, 희생물질에 대해서도반드시 폴리실리콘을 사용해야 하는 것은 아니며, 희생물질을 제거함에 있어서도 불화화합물의 비프라즈마 상태를 이용하는 것 이외에 또 다른 건식 에칭이 가능하다. 또한, 희생물질 제거에 있어서, 습식 식각을 이용하는 것도 가능함은 주지의 사실일 것이다.

#### 【발명의 효과】

상기와 같은 본 발명의 FBAR 및 그 제조방법은 반도체 기판의 에칭 없이 에어갭을 형성하므로 기판 유전율 손실을 감소시킬 수 있어 공진 특성을 향상시킬 수 있으며, 에어갭이 기판에 대해 부유된 상태를 가지므로 또 다른 능동 및 수동 소자들과 집적될 수 있어 집적도를 높일 수 있다.



또한, FBAR 제조 공정에서 에어 갭 형성을 위한 희생물질 제거시 건식 에칭을 이용하므로 전국 및 압전물질에 미치는 영향을 제거할 수 있어 초기 설정한 공진 특성을 유지시킬 수 있으며, 수율을 향상시킬 수 있다.

이상에서는 본 발명의 바람직한 실시예에 대해 도시하고 설명하였으나, 본 발명은 상술한 특정의 바람직한 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변형 실시가 가능한 것은 물론이고, 그와 같은 변경은 청구범위 기재의 범위 내에 있게 된다.

#### 【특허청구범위】

#### 【청구항 1】

반도체 기판;

상기 반도체 기판 상부에 증착되며, 일부 영역이 함몰되어 에어갭이 형성된 저항층;

상기 에어갭이 형성된 저항충 상부로 적충된 멤브레인층;

상기 멤브레인층 상부에 형성된 제1 전극;

상기 제1 전극이 형성된 상기 멤브레인층 상부에 형성된 압전층; 및

상기 압전층 상부로 형성된 제2 전극;을 포함하는 것을 특징으로 하는 박막 벌크 음향공 진기.

#### 【청구항 2】

제 1항에 있어서,

상기 반도체 기판은 상기 저항층을 증착하기 위하여 소정 두께를 에칭하는 것을 특징으로 하는 박막 벌크 음향 공진기.

#### 【청구항 3】

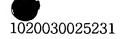
제 1항에 있어서,

상기 에어갭 및 상기 저항층 상면을 따라 형성된 소정 두께의 제2 저항층을 더 포함하는 것을 특징으로 하는 박막 벌크 음향 공진기의 제조방법.

#### 【청구항 4】

반도체 기판 상부에 저항층을 증착하는 단계;

상기 저항층 상면에 에어갭 형성 위치를 패터닝하는 단계;



상기 에어갭 패터닝 위치에 대해 상기 저항층 상면으로부터 상기 기판 상면까지 에칭하는 단계;

상기 에칭을 통해 형성된 에어갭 형성부에 희생물질을 매립하는 단계;

상기 평탄화된 표면에 멤브레인층을 적층하는 단계;

상기 멤브레인층 상부에 제1 전극을 형성하는 단계;

상기 제1 전극이 형성된 상기 멤브레인층 상부에 압전층을 형성하는 단계;

상기 압전층 상부로 제2 전극을 형성하는 단계; 및

상기 제2 전극 형성 후, 상기 에어갭 형성부에 매립된 상기 희생물질을 제거하는 단계; 를 포함하는 것을 특징으로 하는 박막 벌크 음향공진기의 제조방법.

#### 【청구항 5】

제 4항에 있어서.

상기 저항층을 증착하기 전에 상기 반도체 기판을 소정 두께로 에칭하는 단계;를 더 포함하는 것을 특징으로 하는 박막 벌크 음향공진기의 제조방법.

#### 【청구항 6】

제 4항에 있어서,

상기 에어갭 패터닝 위치를 에칭한 후, 상기 패터닝 물질을 제거하는 단계;를 더 포함하는 것을 특징으로 하는 박막 벌크 음향공진기의 제조방법.

#### 【청구항 7】

제 4항에 있어서,

상기 에어갭 형성부를 에칭한 후, 상기 에어갭 및 상기 저항층 상면을 따라 제2 저항층을 증착하는 단계;를 더 포함하는 것을 특징으로 하는 박막 벌크 음향 공진기의 제조방법.

#### 【청구항 8】

제 4항에 있어서,

상기 희생물질을 상기 에어갭 형성부에 매립 후, 상기 저항층 표면을 평탄화하는 단계; 를 더 포함하는 것을 특징으로 하는 박막 벌크 음향공진기의 제조방법.

#### 【청구항 9】

제 4항에 있어서.

상기 희생물질은 폴리실리콘인 것을 특징으로 하는 박막 벌크 음향 공진기의 제조방법.

#### 【청구항 10】

제 4항에 있어서.

상기 희생물질을 제거하는 단계는, 상기 희생물질을 건식 에칭하는 것을 특징으로 하는 박막 벌크 음향 공진기의 제조방법.

#### 【청구항 11】

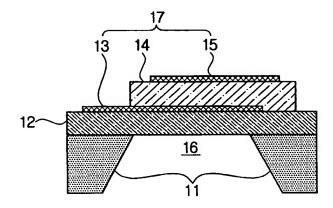
제 10항에 있어서,

상기 건식 에칭은, 상기 희생물질에 대해 불화화합물 기체를 비프라즈마 상태로 이용하는 것을 특징으로 하는 박막 벌크 음향 공진기의 제조방법.

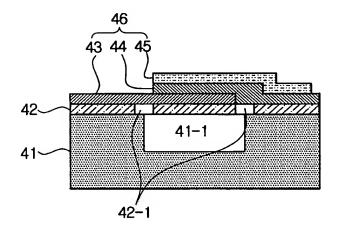


【도면】

[도 1]



[도 2]

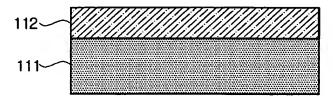


[도 3a]

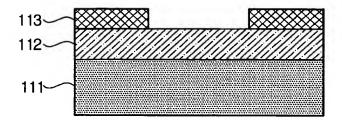




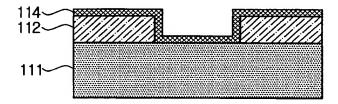
## 【도 3b】



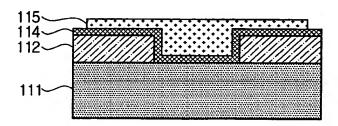
### 【도 3c】



## [도 3d]

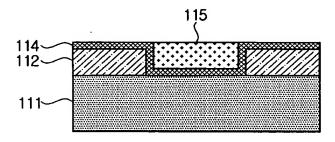


# [도 3e]

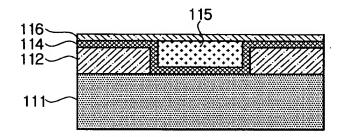




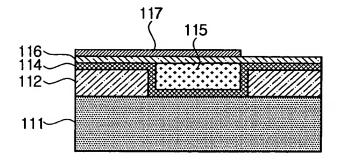
# [도 3f]



# [도 3g]

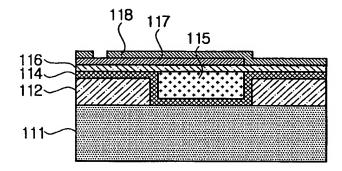


# [도 3h]

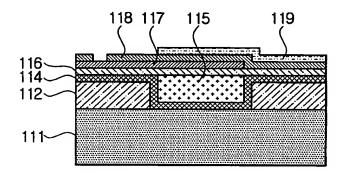




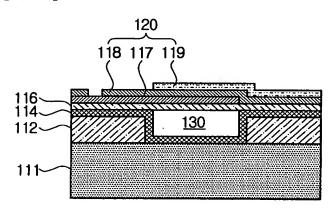
# [도 3i]



## [도 3j]



## [도 3k]





## [도 4]

